

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-291216

(43)Date of publication of application : 22.11.1989

(51)Int.Cl. G02F 1/133
G09G 3/36

(21)Application number : 63-120514

(71)Applicant : FUJITSU LTD

(22)Date of filing : 19.05.1988

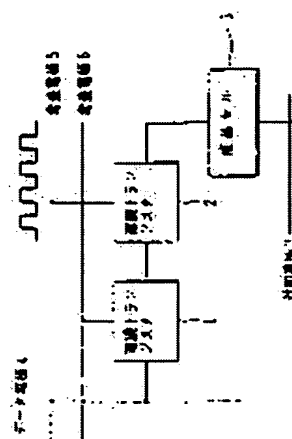
(72)Inventor : YAMAGUCHI TADAHISA
HOSHINO TAKAYUKI
TAKAHARA KAZUHIRO

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To prevent the deterioration of the drain current-gate voltage characteristics of TFTs from an initial state and to stabilize the contrast of a liquid crystal cell by turning on and off at least one of the two TFTs connected in series with a voltage of about 50% duty ratio.

CONSTITUTION: The TFTs 1, 2 are connected in series. One end of the liquid crystal cell 3 is connected to a counter electrode 7 and the other end to the TFT 2. The TFT 1 is connected to a data electrode 4 and the gates of the TFTs 1, 2 are respectively connected to independent scanning electrodes 5, 6. The voltage set at about 50% duty ratio is impressed to at least either of the electrodes 5, 6. Shifting of the drain current-gate voltage characteristics of the TFTs to a plus direction and shifting thereof to a minus direction are thereby canceled and the drain current-gate voltage characteristics of the TFTs do not change from the initial characteristics. The degradation in the contrast of the liquid crystal cell 3 is obviated.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平1-291216

⑤ Int. Cl.⁴
G 02 F 1/133
G 09 G 3/36

識別記号
3 2 7

庁内整理番号
7370-2H
8621-5C

⑬ 公開 平成1年(1989)11月22日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 アクティブマトリクス型液晶表示装置

⑮ 特 願 昭63-120514

⑯ 出 願 昭63(1988)5月19日

⑰ 発 明 者 山 口 忠 久 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑰ 発 明 者 星 屋 隆 之 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑰ 発 明 者 高 原 和 博 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑱ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑲ 代 理 人 弁 理 士 青 木 朗 外 4 名

明 細 書

1. 発明の名称

アクティブマトリクス型液晶表示装置

2. 特許請求の範囲

データ電極とその対向電極との間に液晶を介在させて液晶セルを形成し、このデータ電極に与えられたデータをスイッチング素子を介して前記液晶セルに書き込むアクティブマトリクス型液晶表示装置において、

前記スイッチング素子を、直列接続された2個の薄膜トランジスタで構成すると共に、この2個の薄膜トランジスタのゲートを2本の独立した走査電極に接続し、

少なくとも一方の走査電極の電圧のデューティ比を約50%にしたことを特徴とするアクティブマトリクス型液晶表示装置。

3. 発明の詳細な説明

(概 要)

データ電極に与えられたデータを、スイッチング素子を介して液晶セルに書き込むアクティブマ

トリクス型液晶表示装置に関し、

前記スイッチング素子の劣化を防止してアクティブマトリクス型液晶表示装置の表示品質を安定させることを目的とし、

アクティブマトリクス型液晶表示装置のスイッチング素子を、直列接続された2個の薄膜トランジスタで構成すると共に、この2個の薄膜トランジスタのゲートを2本の独立した走査電極に接続し、少なくとも一方の走査電極の電圧のデューティ比を約50%にして液晶セルにデータを書き込むように構成する。

(産業上の利用分野)

本発明はアクティブマトリクス型液晶表示装置の改良に関する。

近年、アクティブマトリクス駆動方式のフラットディスプレイの研究、開発が盛んに行われている。このアクティブマトリクス駆動方式のフラットディスプレイはブラウン管に比べて奥行きを少なくすることができるので、ポケット型テレビやラ

特開平1-291216(2)

ップトップ型コンピュータ等の表示器として商品化もなされている。

ところが、アクティブマトリクス駆動方式では、スイッチング素子として用いられる薄膜トランジスタ、特にアモルファスシリコン型薄膜トランジスタ(a-Si TFT)の特性の劣化により液晶表示装置の表示品質が低下することがあり、この改善が望まれている。

(従来の技術)

第5図は従来のアクティブマトリクス型液晶表示装置の1素子の構成を示すものである。一般に、従来のアクティブマトリクス型表示装置は、液晶セルが配置された表示層を2つのガラス基板で挟んで構成されており、一方のガラス基板上に薄膜トランジスタ等のスイッチング素子と、走査電極と、液晶セルの一方の電極(以下対向電極と記す)が形成され、他方のガラス基板上にデータ電極が液晶セルの共通電極として形成されているが、ここでは表示層にある1つの液晶セルの薄膜トラン

ジスタとの接続および各電極との接続についてのみ説明する。

アクティブマトリクス型液晶表示装置には第5図に示すようにデータ電極4、走査電極5及び対向電極7の3本の電極があり、データ電極4と対向電極7との間に1つの液晶セル(LC)3と、この液晶セル3を制御する薄膜トランジスタ(以後TFTという)8が設けられている。TFT8の制御端子(ゲート)は走査電極5に接続されており、2つの被制御端子の一方(ドレイン)はデータ電極4に、他方(ソース)は液晶セル3の一方の端子に接続されている。また、液晶セル3の他方の端子は対向電極7に接続されている。

以上のように構成されたアクティブマトリクス型液晶表示装置の動作を第6図を用いて説明する。

液晶セル3は見掛け上交流バイアスを印加しないと劣化するために、対向電極7は波形で示すように中間電位に保持され、データ電極4の電圧は波形で示すようにこの対向電極7の電位を中心にした交番電圧となっている。データ電極4の

(3)

交番電圧の周期はテレビ映像におけるラスタスキャンの1垂直走査時間(16.7ms)の2倍である。走査電極5は波形で示すように通常0V未満に保持されており、TFT8をオンにする時だけ高い電圧となる。一般にTFT8をオンする時間は60 μ sとなっている。そして、TFT8のオン毎にそのときのデータ電極4のデータが、波形で示すように液晶セル3に書き込まれることになる。

(発明が解決しようとする課題)

ところが、前述のアクティブマトリクス型液晶表示装置では、TFT8はオン状態よりもオフ状態の方が遙かに長いために、TFT8のドレイン電流-ゲート電圧特性は、第7図に示すように初期状態から次第に負側にシフトしていく。すると、TFT8をオフ状態にするためにゲートに走査電極5を負の電位(- α V)を印加しても微小のドレイン電流 β が液晶セル3に流れることになり、先に液晶セル3に書き込まれたデータ電位が保持できなくなる。即ち、従来のアクティブマトリク

(4)

ス形液晶表示装置には液晶セル3のコントラストが次第に低下するという課題がある。

なお、前述の現象は、a-Si TFTのゲートに+電圧を印加すると、TFTはオン状態になってドレイン電流が流れるが、蓄積状態の電子がゲート絶縁膜/活性層界面にトラップされてしきい値がプラス側にシフトされ、逆に、ゲートに-電圧を印加すると、TFTはオフ状態になり、ドレイン電流は、 10^{-12} A以下になって、トラップされた電子が放出され、しきい値がマイナス側にシフトされるという特性によるものである。

本発明の目的は、アクティブマトリクス型液晶表示装置に用いられるTFTの経時変化によるしきい値のマイナス方向へのシフトをなくし、アクティブマトリクス型液晶表示装置の液晶セルのコントラストを常に安定させることができるようにすることにある。

(課題を解決するための手段)

前記目的を達成する本発明のアクティブマトリ

(5)

(6)

特開平 1-291216(3)

クス型液晶表示装置の構成が第 1 図に示される。
図において、1、2 は T F T であり、これらは直列に接続されている。3 は液晶セルであり、その一端は対向電極 7 に接続され、他端は前述の T F T 2 に接続されている。また、T F T 1 はデータ電極 4 に接続されており、T F T 1、2 のゲートはそれぞれ 2 本の独立した走査電極 5、6 に接続されている。そして、前記走査電極 5、6 の内、少なくとも一方にはデューティ比が約 50% に設定された電圧が与えられている。

〔作 用〕

本発明のアクティブマトリクス型液晶表示装置によれば、液晶セルとデータ電極との間に直列接続された 2 個の T F T があり、そのうちの少なくとも一方の T F T は、デューティ比が約 50% のゲート電圧を走査電極から与えられるので、そのドレイン電流-ゲート電圧特性が劣化せず、T F T をオフ状態にするためにゲートに走査電極から負の電位が印加された時のドレイン電流が増加しな

い。よって、先に液晶セルに書き込まれたデータ電位が保持され、液晶セルのコントラストが低下しない。

〔実施例〕

以下添付図面を用いて本発明の実施例を詳細に説明する。

第 2 図は本発明のアクティブマトリクス型液晶表示装置の一実施例の構成を示すものであるが、この実施例においても表示層にある 1 つの液晶セルの T F T との接続および各電極との接続についてのみ説明する。

第 2 図において、1 および 2 は直列接続された T F T (薄膜トランジスタ) であり、そのソース S1 とドレイン D2 が結合されている。T F T 1 のドレイン D1 はデータ電極 4 に接続されており、T F T 2 のソース S2 は一端が対向電極 7 に接続された液晶セル 3 の他端に接続されている。また、T F T 1 のゲート G1 と、T F T 2 のゲート G2 とは、それぞれ独立した走査電極 5 及び走査電極 6 に接続さ

(7)

れており、2 つの T F T 1、2 はそれぞれ独立してオン、オフ制御されるようになっている。

以上のように構成されたアクティブマトリクス型液晶表示装置の駆動例を第 3 図を用いて説明する。

液晶セル 3 は見掛け上交流バイアスを印加しないと劣化するために、対向電極 7 はこの実施例でも波形 (d) で示すように中間電位に保持され、データ電極 4 の電圧は波形 (e) で示すようにこの対向電極 7 の電位を中心にした交番電圧となっている。対向電極 7 の交番電圧の周期は、従来装置同様にテレビ映像におけるラスタスキンの 1 垂直走査時間 (16.7ms) の 2 倍である。

走査電極 5 には波形 (d) で示すように 0 V を中心にした交番電圧が与えられており、そのデューティ比は 50 パーセントよりも少し大きくなっている。走査電極 6 には、走査電極 5 の電圧波形 (d) と全く同じ周期の波形 (e) で示す交番電圧が与えられており、これら 2 つの波形 (d)、(e) はラスタスキンの 1 垂直走査時間 (16.7ms) だけ周期がずれている。

(9)

(8)

よって、走査電極 5 の電圧波形 (d) のハイレベル "H" の期間について注目してみると、波形 (d) はその立ち上がりから所定時間 τ の間と、立ち下がる直前の同じ時間 τ だけ、走査電極 6 のハイレベル "H" の電圧と重なり合い、この期間 τ だけ第 2 図の T F T 1 及び T F T 2 が共にオンになる。

即ち、走査電極 5 と走査電極 6 の波形の AND 波形が第 3 図に波形 (f) で示すようになる。この実施例では前述の時間 τ 、つまり波形 (d) におけるハイレベル "H" の時間を $60 \mu s$ に設定しており、この波形 (d) が従来のアクティブマトリクス型液晶表示装置における走査電極 5 の波形 (第 6 図に波形 h で示したもの) になるようになっている。従って、この実施例では 1 垂直走査時間 (16.7ms) 毎に T F T 1 及び T F T 2 が共にオンになって、その期間にデータ電極 4 のデータが液晶セル 3 に波形 (f) で示すように書き込まれることになり、液晶セル 3 の駆動波形は第 6 図に示した従来装置と変わらない。

ところで、従来のアクティブマトリクス型液晶

(10)

特開平 1-291216(4)

表示装置では、TFTはオン状態よりもオフ状態の方が遙かに長いために、TFTのドレイン電流-ゲート電圧特性が初期状態から次第に負側にシフトされ、この状態でTFTのゲートに走査電極5を負の電位を印加しても微小のドレイン電流が液晶セル3に流れ、液晶セル3のコントラストが次第に低下するという課題があった。ところが、この実施例の装置におけるTFT1及びTFT2は、波形(a)、(b)で示すように、デューティ比が約50パーセントの駆動電圧でオン/オフされるので、TFTのドレイン電流-ゲート電圧特性のプラス方向へのシフトおよびマイナス方向へのシフトがキャンセルされ、TFTのドレイン電流-ゲート電圧特性は第7図に示した初期の特性から変化しない。

よって、TFT1またはTFT2がオフ状態になった時に液晶セル3に微小のドレイン電流は流れないので、液晶セル3のコントラストが低下することがない。

第4図は第2図のアクティブマトリクス型液晶

(11)

電流はTFT2で遮断されるので、液晶セル3のコントラストの劣化が防止される。

なお、第4図における走査電極5と走査電極6の電圧は入れ替えても全く同じである。

〔発明の効果〕

以上説明したように、本発明のアクティブマトリクス型液晶表示装置によれば、直列に接続された2つのTFTの内、少なくとも一方をデューティ比が約50パーセントの電圧でオン/オフするので、TFTのドレイン電流-ゲート電圧特性が初期状態から劣化せず、液晶セル3のコントラストを常に安定させることができるという効果がある。

4. 図面の簡単な説明

第1図は本発明のアクティブマトリクス型液晶表示装置の原理ブロック図、第2図は本発明のアクティブマトリクス型液晶表示装置の一実施例の構成を示す回路図、第3図は第2図の回路の駆動例を示す波形図、第4図は第2図の回路の別の駆動例を示す波形図、第5図は従来のアクティブマ

(13)

表示装置の別の駆動例を示すものである。この例では、走査電極5に印加する交番電圧は波形(a)で示すように第3図の実施例と同じにし、走査電極6に印加する交番電圧を波形(b)'に示すように、周期が16.7ms毎に60μsだけハイレベル"H"となるパルス状にし、このパルスを走査電極5の交番電圧に同期させて出力させるようにしている。従って、この例においても、走査電極5の波形(a)と走査電極6の波形(b)'とのAND波形は第3図の波形(a)と同じになるので、液晶セル3の駆動波形は第3図の(a)と同じになる。

この実施例の駆動例では、走査電極6に接続するTFT1については、オン状態よりもオフ状態の方が遙かに長いために、そのドレイン電流-ゲート電圧特性は初期状態から次第に負側にシフトし、TFT1は走査電極5に負の電位を印加しても微小のドレイン電流が流れ得る状態になるが、TFT2の方はデューティ比が50%の電圧で駆動されているために、そのドレイン電流-ゲート電圧特性は初期状態から劣化せず、微小のドレイン

(12)

トリクス型液晶表示装置の構成を示す回路図、第6図は第5図の回路の駆動波形図、第7図は薄膜トランジスタのドレイン電流-ゲート電圧特性の初期状態からのシフトを説明する線図である。

- 1, 2, 8…薄膜トランジスタ(TFT)、
- 3…液晶セル、 4…データ電極、
- 5, 6…走査電極、 7…対向電極。

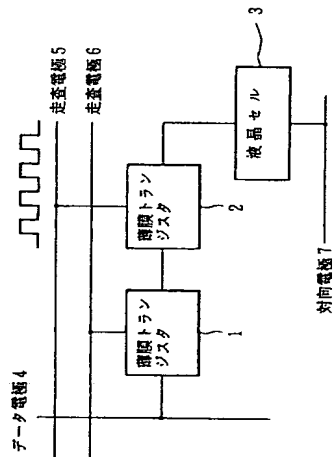
特許出願人

富士通株式会社

特許出願代理人

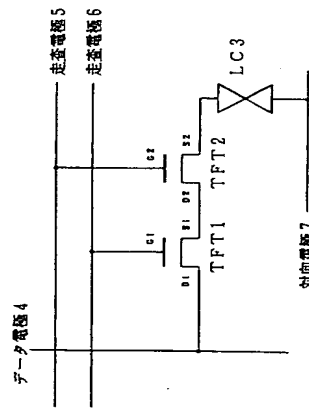
弁理士 青 木 朗
 弁理士 石 田 敬
 弁理士 平 岩 賢 三
 弁理士 山 口 昭 之
 弁理士 西 山 雅 也

(14)



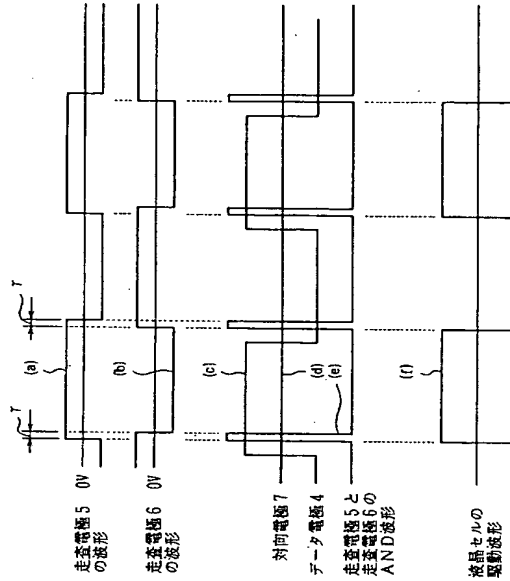
第 1 図

本発明の原理ブロック図



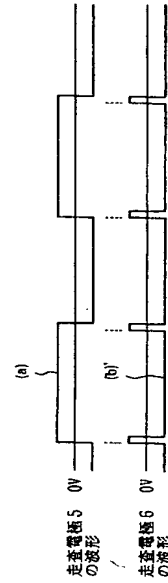
第 2 図

本発明のアクティブマトリクス型液晶表示装置の構成図



第 2 図の回路の駆動例を示す波形図

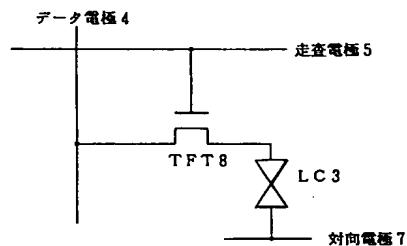
第 3 図



第 2 図の回路の別の駆動例を示す走査電極の波形図

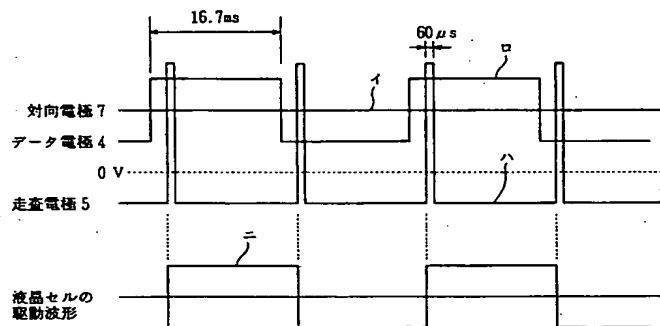
第 4 図

特開平 1-291216(6)



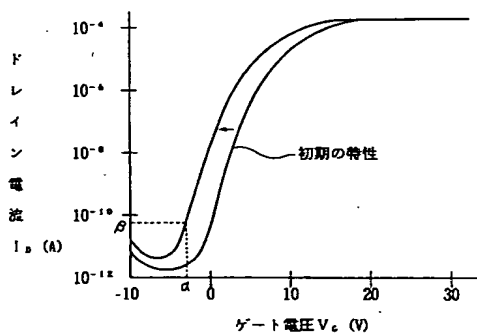
従来のアクティブマトリクス型液晶表示装置の構成図

第 5 図



第 5 図の回路の駆動波形図

第 6 図



ドレイン電流-ゲート電圧特性図

第 7 図